

이디앤씨

QuestaSim Visualizer

QuestaSim Visualizer 실행 방법

작성자 :김소영(SY Kim)

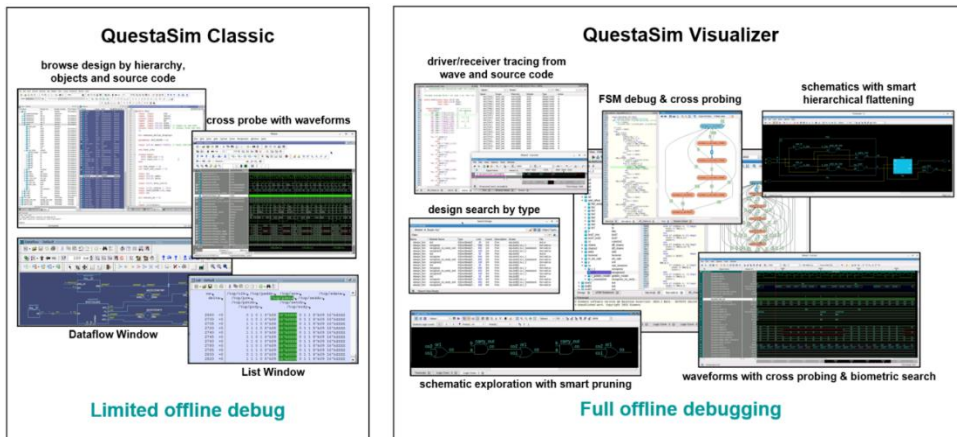
2024-4-19

목차

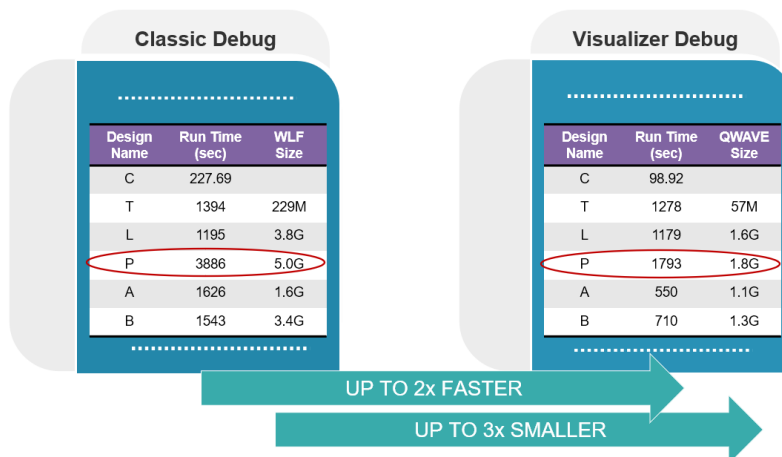
- 1 QuestaSim Visualizer Debug Environment 소개 1
- 2 QuestaSim Visualizer Debug Environment 실행 방법 2
 - 2.1 Post-Simulation 모드 2
 - 2.2 Live-Simulation 모드 3
- 3 QuestaSim Visualizer 의 Post-Sim / Live-Sim 옵션 4

1 QuestaSim Visualizer Debug Environment 소개

QuestaSim 2023.1 버전부터 Visualizer Debug Environment 제품이 포함되었습니다. QuestaSim Visualizer Debug Environment 는 QuestaSim 에서 얻은 데이터를 Visualizer GUI 로 열고, Visualizer 의 다양한 Advanced 디버깅 기능을 통해 디자인을 쉽게 분석하고 디버깅할 수 있는 Tool 입니다.



QuestaSim Visualizer 는 기존의 QuestaSim Classic 에 비해 시뮬레이션 성능이 2 배 빠르며, 웨이브폼 데이터를 저장할 때에도 3 배 이상 적은 용량으로 저장됩니다. 이러한 특징 덕분에 디스크 공간을 절약하면서도 빠른 시뮬레이션 결과를 얻을 수 있습니다.



2 QuestaSim Visualizer Debug Environment 실행 방법

QuestaSim Visualizer 는 2 가지 모드로 호출할 수 있습니다.

2 가지 모드는 QuestaSim 의 3-Step Flow(Compilation, Optimization, Simulation) 를 사용합니다.

이 때, Optimization 단계와 Simulation 단계에서는 QuestaSim Visualizer 호출과 관련된 파일을 생성하는 옵션이 포함되어 있습니다.

2.1 Post-Simulation 모드

post-sim 모드는 시뮬레이션 완료된 Design Information 파일과 Simulation(waveform) Database 파일을 QuestaSim Visualizer GUI 로 열어서 디자인을 분석하고 디버깅할 수 있습니다.

단, 시뮬레이션 진행이 완료되었기에 breakpoints, restart, run 명령을 사용할 수 없습니다.

1-Step (Compilation: Compile Verilog/VHDL rtl files with vlog/vcom command)

```
vlog <verilog_rtl>.v
```

```
vcom <vhdl_rtl>.vhd
```

2-Step (Optimization: Optimize design with vopt command for debuggability)

```
vopt <design_top_name> -o <optimized_name> -debug -designfile design.bin
```

3-Step (Simulation: Run Simulation with options for qwave dump)

```
vsim -c <optimized_name> -do "run -all; quit -f" -qwavedb=+signal+memory+wavefile=qwave.db
```

4-Step (Invoking Visualizer)

```
vis design.bin qwave.db
```

옵션 설명은 "QuestaSim Visualizer 의 Post-sim / live-sim 옵션" 항목을 참고해 주시기 바랍니다.

2.2 Live-Simulation 모드

live-sim 모드는 기존 QuestaSim Classic 의 실행 방식과 비슷하다고 볼 수 있습니다.

즉, QuestaSim Visualizer GUI 로 열고나서 breakpoints, restart, run 등의 명령을 실행할 수 있습니다.

1-Step (Compilation: Compile Verilog/VHDL rtl files with vlog/vcom command)

```
vlog <verilog_rtl>.v
```

```
vcom <vhdl_rtl>.vhd
```

2-Step (Optimization: Optimize design with vopt command for debuggability)

```
vopt <design_top_name> -o <optimized_name> -debug,livesim -designfile design.bin
```

3-Step (Simulation: Run Simulation with options for qwave dump)

```
vsim -visualizer=design.bin <optimized_name> -qwavedb=+signal+memory+wavefile=qwave.db
```

옵션 설명은 “QuestaSim Visualizer 의 Post-sim / live-sim 옵션” 항목을 참고해 주시기 바랍니다.

3 QuestaSim Visualizer 의 Post-Sim / Live-Sim 옵션

vopt options

-o <optimized name>

: Design Top 에 대한 <optimized name>이라는 이름의 최적화된 디자인을 생성합니다.

-debug

: Post-sim 모드에서 디버깅을 위해 사용합니다.

-debug, livesim

: live-sim 모드에서 디버깅을 위한 breakpoint, restart 등의 기능을 활성화하기 위해 사용됩니다.

-designfile design.bin

: Visualizer Tool 에서 사용할 디자인 정보 파일(design.bin)을 생성합니다.
이 파일은 디버깅 시 필요한 정보를 포함하고 있습니다.

vsim options

-c

: command-line 모드에서 시뮬레이터를 실행하도록 지정합니다.

-do

: "<command_string>" 에 지정된 명령을 수행하거나 혹은 DO 파일을 실행하도록 지시합니다.

-visualizer=design.bin

: live-sim 모드에서 Visualizer 를 실행할 때 사용합니다.
이 때, 디자인 정보 파일(design.bin)을 포함시켜 Visualizer 를 호출합니다.

-qwavedb

: Simulation(Waveform) DB 파일을 생성합니다.
이 옵션은 다음과 같은 추가 옵션을 포함할 수 있습니다:

- +signal** : Simulation DB 에 Signal 을 기록합니다.
- +memory** : 메모리 관련 항목을 기록합니다.
- +wavefile=qwave.db** : Simulation 결과를 qwave.db 파일에 저장합니다.

vis(=visualizer)

: vis 혹은 visualizer 명령을 입력하여 Visualizer Debug Environment 를 호출합니다.
이 때, Optimization 과 Simulation 단계에서 생성된 design.bin, qwave.db 파일을 지정하여 호출할 수 있습니다.